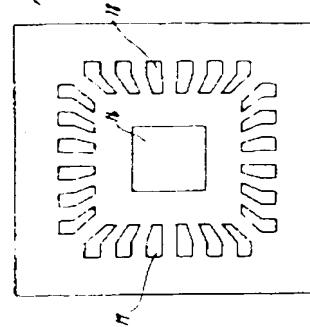
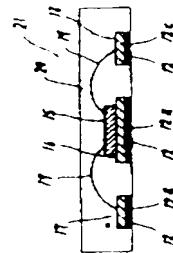


EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 59208756
 PUBLICATION DATE : 27-11-84



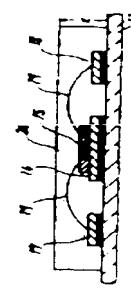
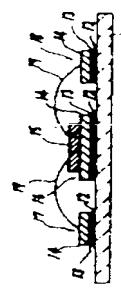
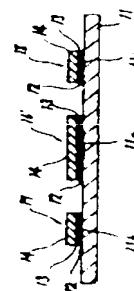
APPLICATION DATE : 12-05-83
 APPLICATION NUMBER : 58083188

APPLICANT : SONY CORP;

INVENTOR : KAJIYAMA YUJI;

INT.CL. : H01L 23/12 H01L 21/56 H01L 23/48

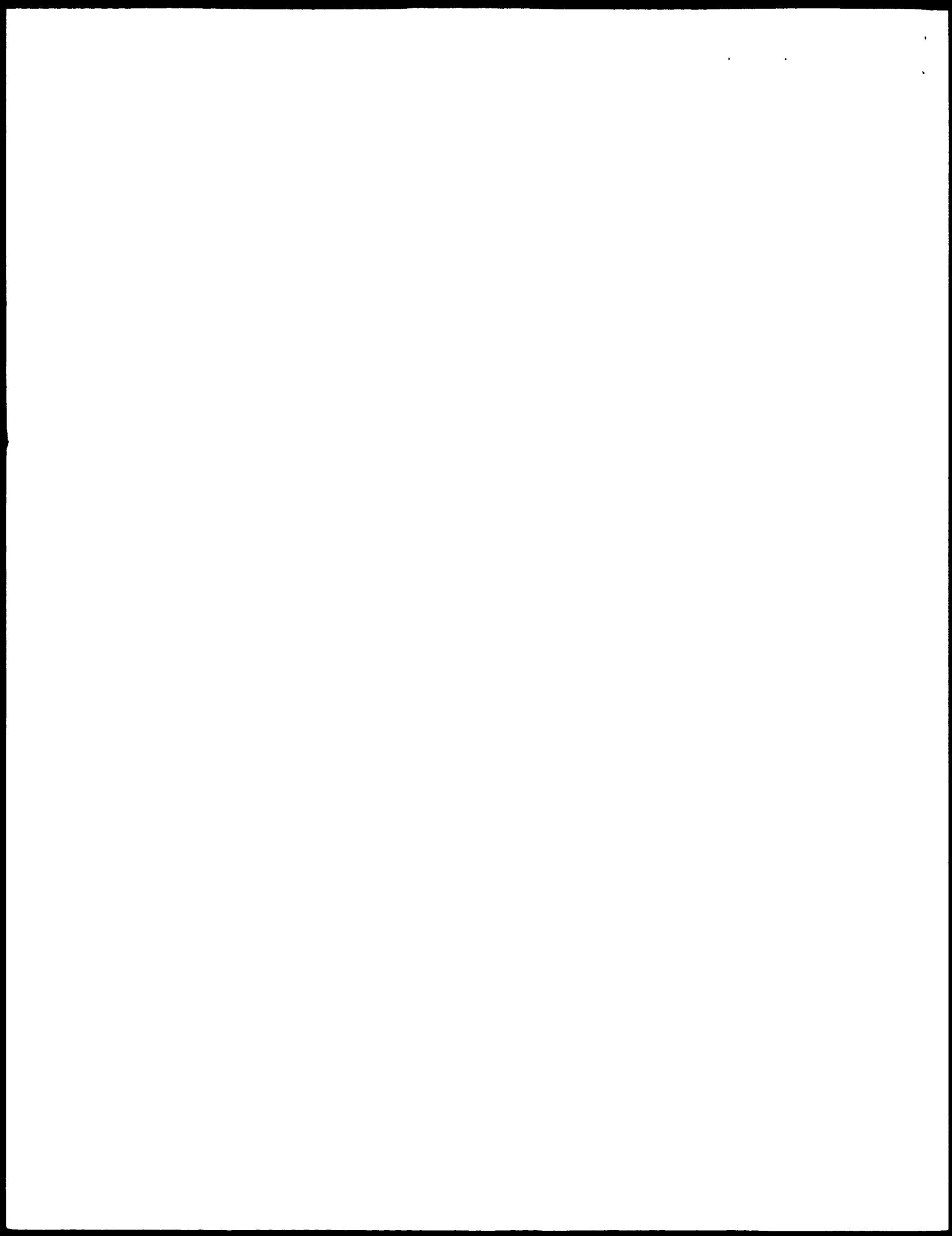
TITLE : MANUFACTURE OF
 SEMICONDUCTOR DEVICE PACKAGE



ABSTRACT : PURPOSE: To obtain a semiconductor device package which is excellent in heat radiation and suitable for automated manufacturing by a method wherein the semiconductor device is mounted on a substrate and, after being connected to external electrodes, enclosed integrally with resin and the substrate is selectively removed by etching.

CONSTITUTION: Au plating 12 of 1 μm thickness, Ni plating 13 of 1 μm thickness and Au plating 14 of 3 μm are laminated on an Fe substrate 11 of 35 μm thickness. A semiconducotor chip 15 is mounted 16 on a portion 11g and connected 19 to external electrodes 17, 18 on the portions 11h, 11i. The transfer-molding with epoxy resin 20 is carried out so as to make thickness t=1mm. The Fe substrate is removed by etching with FeCl_3 solution from the back surface 11a to complete a leadless type package 21. Bottom surfaces of the Au layers are used as external electrodes 12b, 12c and the heat radiation surface 12a. In other to mount the package 21 on a printed circuit board, only the external electrodes 12b, 12c are directly soldered to a conductor pattern on the substrate. With this constitution, a package of excellent heat radiation can be manufactured automatically by an easy and simple method.

COPYRIGHT: (C)1984.JPO&Japio



49 日本国特許庁 (JP)

卷之三

公開特許公報 A

昭59-208756

51 Int. Ch.
11 1 20 7
21 5
25 6

卷之三

室内整理品

第2回 昭和59年(1984)11月27日

全 5 頁

5. 半導体装置のパッケージの製造方法

35号 二二一株式会社丙

◎免明者 梶山雄次
東京都品川区北品川6丁目7番
35号 ソニー株式会社内
◎出願人 ソニー株式会社
東京都品川区北品川6丁目7番
35号
◎代理人 弁理士 土屋勝 外2名

01特 項 6358-83158

東京都墨田区北墨田6丁目3番

22出 願 昭58(1983)5月12日

35号以二株武金社内

発明者 秋山克彦
東京都品川区北品川 6丁目 7番

ソニー株式会社
東京都品川区北品川6丁目7番

◎發明者 小野鉄雄
東京都墨田区北品川6丁目2番

タイプのパッケージで、パッケージの表面に引き出されているハンダ付け可能な電極をプリント基板の専用パタンに直接ハンダ付けして接続することにより異次元のものである。

1 發明的名稱

卷之三

1 発明の名前

半導体装置のパッケージの製造方法
2. 特許請求の範囲
選択エッチング用基板を形成する基板上に半導体装置を盛装し、選択用エッチング液による露出部を露出する上記構造の半導体装置を、その外観形状が上記基板内に示す露せた部位置に接続され、かつ、上記基板上において上記半導体装置及び上記接続用ワイヤを一体に被覆ホールドし、しかも上記露出部を露出する状態であることを特徴とする半導体装置の組合式半導体装置。

7. *Georgian* 22. *22*. *22*.

$\text{d}V = \frac{\pi}{3} r^2 h$ (Volume of a cylinder)

（三）在本行的各項政策上，應當採取與我國政府的政策相一致的原則。

するチップ部を酸蝕し、ワイヤガルディング法により上記チップ部と上記電極部の一部とをAuの細胞から成るワイヤ部で接続した後、上記より導出のエポキシ樹脂を滴下させて硬化成形することによつてやる。

このバンクージ法において、チップ部は樹脂通路とプリンタ基板側とによつて囲まれている。これらの樹脂層及びプリント基板側の熱抵抗は共に大きいので、その動作時においてチップ部で発生する熱をバンクージ(1)の外側に効果的に放散することができない。即ち、このバンクージ(1)は放散性が悪いという欠点を有している。また上記の前段のエポキシ樹脂を滴下する際に、微細の樹脂を一定量、しかもも馬連で噴下することが難しく、このためバンクージ(1)はバンクージの製造の自动化に適していないという欠点を有している。

一方、上述のチップキャリアアライアブルチップとは異なるバンクージにチップキャリアアライアブルチップがある。このタイプのバンクージは従来のチップキャリアアライアブルチップよりもさらに

小形化できるという利点を有するが、チップが導線層によつて完全に覆われているため放散性が良好でないこと、チップを用いているために複雑な装置が必要である等の欠点を有している。

発明の目的

本発明は、上述の問題にかんがみ、放散性が良好でかつ信頼性の高い半導体装置のバンクージの製造方法を提供することを目的とする。

発明の概要

本発明に係る半導体装置のバンクージの製造方法は、選択エッチング可能な材料から成る基板上に半導体装置を載置し、接続用ワイヤを上記半導体装置に接続すると共にこの接続用ワイヤの外部電極部端を上記基板の外部電極接続部に接続し、次いで上記基板上において上記半導体装置及び接続用ワイヤを一體に樹脂モールドし、しかも上記基板をエッチング除去するようにしている。このようにすることによつて、放散性が良好でかつ信頼性の高いリードレスタイプのバンクージを、簡便かつ安価な方法によつて自動的に製造す

ることができる。又本記外部電極部は上記接続用ワイヤ自身が兼ねていてもよいし、上記接続用ワイヤとは別に波はらたかて電気接続用ワイヤが接続されているものでもよい。

実施例

以下本発明に係る半導体装置のバンクージの製造方法の実例につき述べを接続しないから説明する。

第2 A図～第2 D図は本発明の第1実施例による半導体装置のバンクージの製造手順を示すが、他の実施例では、第2 E図～第2 H図によつて示す。

まず第2 A図において、厚さ約0.1μのFeの基板(1)の上に、厚さ約0.1μのAu層(2)、厚さ約0.4μのNi層(3)及び厚さ約0.1μのAu層(4)を順次形成して、半導体装置を構成するチップ(5)の酸化物部及び外部電極接続部(6)のそれそれを上記各層の表面に接着する。第2 A図に示す那样に上記各層の表面を酸

蝕する。次に第2 B図において、上記チップ部にチップ(5)を酸蝕した後、ワイヤガルディング法によつてチップ(5)と上記外部電極接続部(6)とをそれぞれAuの細胞から成るワイヤ(7)で接続する。次に第2 C図において、第2 B図の基板(1)の上に設けられた上記外部電極接続部(6)、チップ(5)及びワイヤ(7)を一體とするために、公知のラジカルアモールド法(ラジカル法)を用いて、エポキシから成る樹脂モールド層(8)を上記基板(1)上に形成する。なお本実施例においては、上記樹脂モールド層の厚さを10μとした。

次に第2 D図において、Feのみを選択的にエッチングするが樹脂モールド層(8)及びAu層(2)はエッチングしないエッチャング液、例えば塩化第二鉄(FeCl₃)溶液を用いて、基板(1)の表面(11a)からラジカルアモールド層(8)することにより、上記各層を除去して、第2 D図に示すリードレスタイプのバンクージ(10)を完成させる。上記エッチャングによって露出されたAu層(2)の下面のうち外縁

電極部が 18 の Au、裏地の上面が外部電極部 (12b) (12c) となり、またカッタ部設置部面の Au 層 (42) の裏地が熱放散面 (12a) となる。

上述のようにして完成されたパッケージ部をプリント基板面上に接着する場合には、第 2 D 図に示すとおり、温度範囲 -125 ～ +125 ℃ をプリント基板の熱伝導率 (λ) に応じて ±10% 以内にして接続すればよい。

上述の第 1 實施例の熱放散面 (12a) は、その熱作時においてオシグロから発生する熱の放散面となる。金屬の熱伝導度は非常に高いので、オシグロから発生する熱は充満部のチップ配置部面を外方に向かつて急速に逃れて、熱放散面 (12a) から放散されることによつて効果的に除去される。しかし、より効果的にオシグロの発生熱を除去するためには、広い熱面積を有する放熱フィンの一部を上記熱放散面 (12a) に押し当てて空氣により熱を放散させるのが好ましい。

上述の第 1 實施例のパッケージ部は第 2 A 図～第 2 D 図に示すような簡単な工程によつて作るこ

能がさせることができる。このように上記のエクサンダーラインによってチップ配置部 (40) 及び外部電極部 (12b) (12c) 下部に上記アレギュレーター部 (11a) ～ (11f) が形成されるので、これらの部分に樹脂が塗り込まれた状態で (20a) ～ (20f) によって上記チップ配置部及び外部電極部 (12b) (12c) に熱を伝導する熱を吸収する構造となるので、上記チップ配置部及び外部電極部 (12b) (12c) の熱の使用時に於いて樹脂モールドが溶けかぶれてしまうのを防ぐことができるといふ利点がある。さらに、チップ配置部及び外部電極部 (12b) (12c) が樹脂モールドの熱吸収部であり構成する構成部は、形成されるの

ことができるばかりではなく、全ての製造工程に從来から用いられている装置を用いることができるのに、テープキャセッタタイプのパッケージにおいて必要な既述の特殊な装置が不要である。従つて、テープキャセッタタイプ (10) を製造することによって、上記の実施例 (1) と同様に樹脂モールド層 (20) を形成する方法としてトランク方式・モールド方式 (移送成形法) を用いている。この方法は信頼性の高い融脂封止ができるばかりではなく、モールドの機械化、量産化が容易であるためにパッケージを自動的に製造できるという利点を有している。

なお上述の第 1 實施例において、第 2 A 図に示す場合と同様にチップ配置部及び外部電極部 (12b) (12c) を設けた後に、本板の上面を既述の FeCrAl 合成を用いて僅かにエクサンダーラインにより、第 4 A 図に示すようにチップ配置部 (12b) 及び外部電極部 (12c) の下部の基板間にアンダーカット部 (11a) ～ (11f) を形成し、次に第 2 B 図～第 2 D 図と同様な方法によつて第 4 B 図に示すパッケージ (22) を

既述基板の上面に公知のフォト・レジストを塗布した後に所定のバーニングを行つ。次いで Cu のみを選択的にエクサンダーライン等、例えば既述の FeCrAl 合成を用いて上述基板の表面を除く時は一括して行つることによつて、上記基板の露出したチップ配置部 (12b) 及び外部電極部 (12c) を削除する事で上記アレギュレーター部 (11a) ～ (11f) を形成する事である。上記アレギュレーター部 (11a) ～ (11f) を形成する際には、上記アレギュレーター部 (11a) ～ (11f) にハンドル (23) をかけてチップ部を設置した後、チップキャセッタ (24) によつてこのチップ部と上記外部電極部 (12b) (12c) をそれぞれ Ag の銀膏や銀線にて接続する。これが結果として

シグネルの下端が熱收容部(C2a)となる。

上記のようにして完成されたバックエンドをプリント基板に接続する場合には、第1実施例と同様に、図2-Cに示す上記外部電極部接続部をプリント基板上の専用パッケージ接続部へ接続して接続すればよい。のことから明らかかなように、本発明例においてはワイヤーレスの構造をそのままの構成部材として用いるために、ワイヤーレスの性を説明のように大きくなるのが好ましい。なお熱收容部(C2a)の機能は第1実施例と同様である。

上述の第2実施例のバックエンドは、第1実施例のバックエンドと異なつて、フォトマスク式工程及びエッチング工程によつて基板間に設けられた外部電極接続部位(11a)(11b)にワイヤー端子を直接接続するようとしているので、第1実施例のバックエンドにおけるAu層(3a)及びNi層(3b)を形成する必要がない。上記のフォトマスク式工程及びエッチング工程は第1実施例のバックエンドで用いたメカニカル工程よりもさらに簡便である。またこれを用いたフォトマスク式工程及びエッチング工程

時を省くことも可能である。この場合には貼り合ひエッジ部が複数箇所では、セドウランとエナリエンのアダクションとの接着膜を用いればよい。

4. 装置の動作

本発明によると得体装置のバックエンドは通常にはね付し、その動作時ににおいて得体装置から離れて各部の取扱性が良好でありかつ伝導性の高い状態のバックエンドを、極めて簡便かつ安価にて、注目して自動的に切换することができる。

4. 装置の動作の説明

以下では従来のプラタサクライヤーのチップカートリッジ式バックエンドの構造を行き断面図、図2-A図～図2-D図は本発明の第1実施例による得体装置のバックエンドの製造方法を説明するための正規圖、あるいは上記図2-A図に示す正規圖では板の裏側の半面は、図2-A図及び図2-B図は上記の正規圖の裏面を示す上記図2-A図～図2-C図と同一の面は、図2-A図～図2-D図は本発明の第2実施例による得体装置のバックエンドの製造方法を説明するための正規圖である。

を用いることにより、Au等の貴金属を用いる必要がなくなるという利点がある。

上述の第2実施例においては、他のチップをサンプル装置部に設置してこれを樹脂モールドする場合につき述べたが、基板上に多数のチップが載置され、それぞれのサンプル装置部に同一のチップを設置して、これらのチップを一体に樹脂モールドした後には断分離することにより、それぞれ1個のチップを有する同一のバックエンドを作成同時に作ることもできる。また複数のチップと、シンシンカや抵抗等の受皿またはそれを基板上に設置した後にこれらを一体に樹脂モールドすれば、複数の機能を有するバックエンドを得ることができると共に、複数基のチップの接続部の長いバックエンドを作ることができるという利点がある。

上述の第1実施例の基板の材料は選択エンチャードが可能なであればCu等の他の金属であつてもよく、また第2実施例の基板の材料もFe等の他の金属であつてもよい。第1実施例においてはさらに金属板外の材料、例えはガラスミドアミド系樹

脂を用いた場合において、

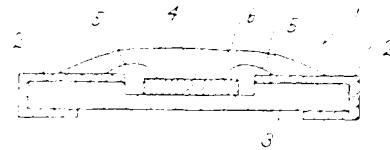
10242940	バックエンド
10245	チップ
10246	ワイヤー
Cu	銅板
(11a)(11b)	外部電極接続部位
10247	外部電極部
10248	樹脂モールド層

である。

代	堆	人	出	電	能
1	2	3	4	5	6
6	7	8	9	10	11

542255-208756 (5)

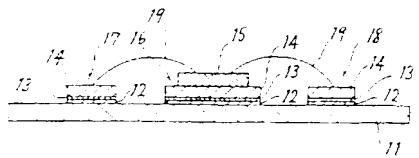
第 1 図



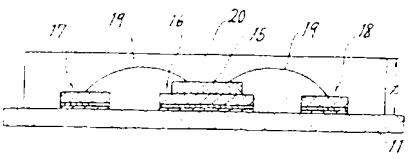
第 2 A 図



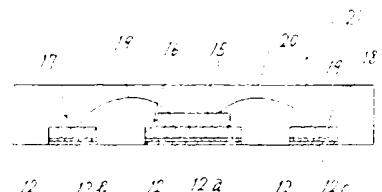
第 2 B 図



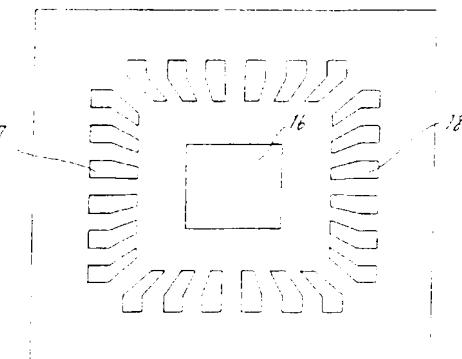
第 2 C 図



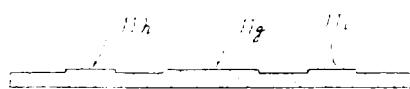
第 2 D 図



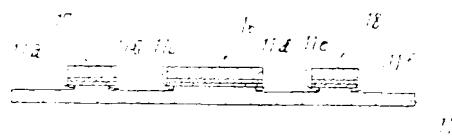
第 3 図



第 5 A 図



第 4 A 図



第 4 B 図



第 5 B 図

